

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2002年 7月30日

出 願 番 号
Application Number:

特願2002-221229

[ST.10/C]:

[JP2002-221229]

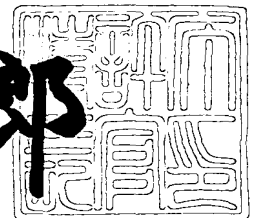
出 願 人
Applicant(s):

株式会社日立製作所
キヤノン株式会社
株式会社アドバンテスト

2003年 3月24日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3019735

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): YODA, et al.
Serial No.: Not yet assigned
Filed: July 30, 2003
Title: MULTI-ELECTRON BEAM EXPOSURE METHOD AND APPARATUS
Group: Not yet assigned

LETTER CLAIMING RIGHT OF PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

July 30, 2003

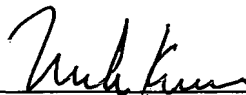
Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on Japanese Patent Application No.(s) 2002-221229, filed July 30, 2002.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP



Melvin Kraus
Registration No. 22,466

MK/alb
Attachment
(703) 312-6600

【書類名】 特許願

【整理番号】 NT02P0081

【提出日】 平成14年 7月30日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/027

【発明者】

【住所又は居所】 茨城県ひたちなか市大字市毛 8 8 2 番地 株式会社日立
ハイテクノロジーズ 設計・製造統括本部 那珂事業所
内

【氏名】 依田 晴夫

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日
立製作所 中央研究所内

【氏名】 早田 康成

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日
立製作所 中央研究所内

【氏名】 太田 洋也

【発明者】

【住所又は居所】 栃木県宇都宮市清原工業団地 2 0 - 2 キヤノン株式会
社 宇都宮光学機器事業所内

【氏名】 由井 敬清

【発明者】

【住所又は居所】 埼玉県北埼玉郡大利根町新利根 1 - 5 株式会社アドバ
ンテスト 大利根 R & D センタ内

【氏名】 橋本 伸一

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【特許出願人】

【識別番号】 390005175

【氏名又は名称】 株式会社アドバンテスト

【代理人】

【識別番号】 100068504

【弁理士】

【氏名又は名称】 小川 勝男

【電話番号】 03-3661-0071

【選任した代理人】

【識別番号】 100086656

【弁理士】

【氏名又は名称】 田中 恭助

【電話番号】 03-3661-0071

【手数料の表示】

【予納台帳番号】 081423

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003094

【包括委任状番号】 9403294

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 マルチビーム型電子線描画方法及び装置

【特許請求の範囲】

【請求項 1】 複数本の電子ビームを用いて試料面にチップパターンを描画するマルチビーム型電子線描画方法において、

前記電子ビームの各々が、前記試料面に描かれる同種チップパターンの同一部分領域を繰り返し描画することを特徴とするマルチビーム型電子線描画方法。

【請求項 2】 請求項 1 において、

前記電子ビームの各々に対し、前記チップパターンの特定部分領域のデータを保持し、それをチップ数に相当する回数だけ繰り返し読み出して描画することを特徴とするマルチビーム型電子線描画方法。

【請求項 3】 複数本の電子ビームを用いて試料面にチップパターンを描画するマルチビーム型電子線描画方法において、

試料台の移動方向を Y 座標方向とする複数のストライプ領域からなる試料面に対し、前記 Y 座標方向をチップ幅に分割されたビットマップデータによって前記ストライプ領域を繰り返し描画することを特徴とするマルチビーム型電子線描画方法。

【請求項 4】 請求項 3 において、

前記ストライプ領域の 1 つを描画している間に、次のストライプ領域のビットマップデータを発生し、記憶することを特徴とするマルチビーム型電子線描画方法。

【請求項 5】 複数本の電子ビームを用いて試料面にチップパターンを描画するマルチビーム型電子線描画方法において、

前記試料面を X Y 座標系で表し、試料台の連続移動方向を Y 座標方向としたとき、試料面上の描画領域を X 方向に幅を持つ複数のストライプ領域に分割し、該ストライプ領域を Y 方向に幅を持つ複数の主フィールドに分割し、かつ各主フィールドの Y 方向の幅および X 方向の幅の少なくとも一方を、描画すべきチップパターンに応じて設定し、分割された主フィールドを単位として描画することを特徴とするマルチビーム型電子線描画方法。

【請求項 6】 移動する試料台上の試料面に複数本の電子ビームを照射し、チップパターンを繰り返し描画するマルチビーム型電子線描画方法において、

前記試料面を X Y 座標系で表し、試料台の連続移動方向を Y 座標方向としたとき、試料面上の描画領域を X 方向に幅を持つ複数のストライプ領域に分割し、該ストライプ領域をさらに Y 方向に幅を持つ複数の主フィールドに分割し、かつ、各主フィールドの Y 方向の幅を、描画すべきチップパターンの Y 方向繰り返しピッチの整数分の 1 に設定して、各電子ビームが前記チップパターンの同一部分領域を繰り返し描画することを特徴とするマルチビーム型電子線描画方法。

【請求項 7】 請求項 6 において、

前記ストライプ領域の X 方向の幅を、描画すべきチップパターンの X 方向繰り返しピッチの整数分の 1 に設定して、各電子ビームが前記チップパターンの X 方向配列に対して同一部分領域を繰り返し描画することを特徴とするマルチビーム型電子線描画方法。

【請求項 8】 複数本の電子ビームを一体として偏向する偏向器と、前記電子ビームの試料上への照射を各々独立に制御するブランキング手段を備えるマルチビーム型電子線描画装置において、

圧縮されたパターンデータを展開してビットマップデータを発生するデータ発生部と、発生されたビットマップデータを前記電子ビームに対応して記憶する記憶部と、記憶されたビットマップデータに基づいて前記ブランキング手段を制御する露光制御部とを有し、

前記記憶部は記憶された描画単位領域のビットマップデータを前記露光制御部が繰り返し読み出している間に、前記データ発生部によって発生された次の描画単位領域のビットマップデータを記憶する二面バッファから構成されていることを特徴とするマルチビーム型電子線描画装置。

【請求項 9】 請求項 8 において、

前記描画単位領域のビットマップデータは、繰り返しして描画されるパターンを主偏向の範囲の幅で分割したチップストライプ領域のビットマップデータであることを特徴とするマルチビーム型電子線描画装置。

【請求項 10】 請求項 8 または 9 において、

前記ビットマップデータを発生するデータ発生部は、電子ビームを偏向する第2の手段の歪を補正する歪補正部を含むことを特徴とするマルチビーム型電子線描画装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子ビームを用いて半導体基板上に回路パターンを描画する電子線リソグラフィ技術に関し、特に複数の電子ビームを用いたマルチビーム描画方法及び装置に関する。

【0002】

【従来の技術】

電子ビームを用いて半導体基板上に直接回路パターンを描画する電子線リソグラフィ技術は、極微細な半導体回路パターンの描画が可能なこと、高価なパターン転写用マスクを必要としないことなどから、多品種中少量生産のための次世代描画技術として期待されている。しかしながら、電子線による描画を広く実用化するためにはその描画速度の大幅な向上が必要であり、描画速度向上の手段として、近年複数の電子ビームを用いた高速のマルチビーム描画方式が提案されるようになった。

【0003】

例えば、特開2000-243337公報には、アパーチャアレイによって形成された複数の電子ビームを共通の主偏向器と副偏向器によって偏向し、試料上に所望のパターンを描画するマルチビーム描画方式が提案されている。この他にも、複数の電子ビームを形成する方法としては、複数の電子源を配列する方法や、複数の電子源とアパーチャアレイを組み合わせる方法など、多種のものが提案されている。ただし、その多くはその構造の単純さから2次元に配列されたスポットビームを発生するものであり、その描画方法はほぼ共通している。そこで、複数の電子ビームが4 μ mピッチで64×64本の配列をなしている場合の具体的な描画方法を、上述の特開2000-243337公報にしたがって説明する。

【0004】

まず、配列された複数の電子ビームは共通の副偏向器によって一斉に偏向され、それぞれ $4\ \mu\text{m}$ 角の範囲でラスタ走査される。これにより各々の電子ビームは $4\ \mu\text{m}$ 角の領域を描画することが出来るので、全体としては $256\ \mu\text{m}$ 角の正方領域（副フィールド）が並行して描画できることになる。次に、その一つの $256\ \mu\text{m}$ 角領域の描画が完了したら、主偏向器によって全電子ビームを一斉に X 方向（横方向）に $256\ \mu\text{m}$ 移動させ、再び副偏向器によって $256\ \mu\text{m}$ 角領域を描画するようにする。この動作を主偏向器の偏向可能な範囲で続けると、主偏向器で偏向可能な幅の横長領域（主フィールド）が描画できる。したがって、試料台を Y 方向（縦方向）に連続的に移動させながら、この主フィールド描画動作を繰り返すと、その結果として、主偏向幅の細長いストライプ領域が描画できる。試料の全面を描画するには、試料全面をストライプに分割し、試料台を X 方向に移動させながら順次ストライプ描画を行えばよい。この方式によれば、4096本の電子ビームによる並列描画が実現できるので、各ビームがスポットビームであるにもかかわらず、従来の描画方式よりも高速な描画が可能になる。

【 0 0 0 5 】

【発明が解決しようとする課題】

上記の描画方法を実現する上での課題の一つは、所定の描画速度に合わせて各電子ビームの照射を制御するパターンデータの発生方法である。例えば、パターンを 16nm 角の画素に分解し、各画素に最大 10ns の露光時間を割り当てるようにすると、描画の速度に間に合わせるためには、 409.6GB/s もの超高速の速度でデータを発生しなければならない。これは、通常のテレビ表示装置の10000倍ものデータ速度に相当する。この速度は、半導体回路パターンを予めビットマップ形式で展開して高速記憶回路に記憶しておき、描画時に読み出すだけならば実現不可能な速度ではない。しかし、一方で最大 25mm 角程度のパターンを記憶する 2400GB もの膨大な容量の超高速記憶回路が必要となる。すなわち、予めビットマップデータとして記憶しておくようにすれば、 2400GB もの大容量超高速記憶装置が必要になる。かつ、圧縮率の良い CAD データで記憶し、描画時にビットマップデータに実時間展開しようとするれば、通常テレビの10000倍もの速度のデータ展開装置が必要となる。

【 0 0 0 6 】

特開平7-273006号公報には、予めビットマップデータを生成して複数の低速大容量ディスクに記憶させる構成が開示されている。また、特開2001-76989公報にはドット制御データを複数の展開部によって高速に生成する構成が開示されている。しかしながら、前記の理由によって装置の大きさが大規模化することは避けられない。

【 0 0 0 7 】

本発明の目的は、このようなマルチビーム方式におけるシステム化の課題を回避し、現実的な規模のビットマップデータ発生手段によって実現されるマルチビーム型電子線描画方法及び装置を提供することにある。

【 0 0 0 8 】

【課題を解決するための手段】

本発明の電子線描画装置が実際に描画する対象は、大部分が半導体ウェハ上の半導体回路パターンである。半導体回路パターンの場合、通常は多数の同種LSIチップが格子状に配列されて描画される。そのため、前述のように試料台を等速で移動させて細いストライプ領域を描画するようにすると、同種LSIチップの同一ストライプ領域が繰り返し描画されることになる。

【 0 0 0 9 】

本発明は描画対象のこのような特徴に基づいて成されたものであり、その基本的な考え方は、複数の電子ビームの各々が、同種LSIチップパターンの同一部分領域を繰り返し分担して描画する仕組みを構築することである。このようにすれば、各々の電子ビームの制御回路は、一つのLSIチップの特定部分領域のデータのみを保持し、それをチップ数に相当する回数だけ繰り返して読み出すことで、描画を実行すればよい。すなわち、一つのストライプ上に10個のLSIチップがあれば、10回繰り返して読み出せばよい。さらに、もし同一ウェハ上の横方向にも同一チップの配列があるときは、パターンの同じ対応ストライプを纏めて描画することにより、さらにストライプ数分の繰り返し読み出しが可能になる。

【 0 0 1 0 】

そこで、個々の電子ビーム毎に記憶する記憶回路を二面バッファとし、一方の

バッファに記憶されているデータを繰り返して読み出している間に、他方のバッファに次のストライプのパターンデータを展開して記憶するようにする。このようにすれば、パターンデータを展開する速度は描画速度の10分の1から数百分の1で済む。また、二面バッファとして必要なデータ記憶容量も、ストライプ幅が1mm程度であれば25mm角LSIチップの場合で1/12.5と、1桁以上小さい量で済む。個々の電子ビーム毎に記憶すべきデータ量は、この容量を電子ビーム本数で割った量である。個々のビーム毎に二面バッファを持たず、電子ビームをグループに分割してグループ単位に二面バッファを持たせることも可能である。

【0011】

このようにすれば、記憶回路の容量は少なくて済み、さらにパターンデータ準備の速度も遅くて済むため、現実的な規模でのパターンデータ発生手段が実現可能となり、マルチビーム方式の電子線描画装置の商用ベースでの実用化が可能になる。

【0012】

しかしながら、マルチビーム描画装置では、副偏向走査による単位の描画領域が $256\mu\text{m}$ 角と固定している為、一般には同一電子ビームが繰り返しパターンの同一領域を描画するのには困難がある。そこで、各々の電子ビームがLSIチップの同一部分領域を描画可能にする制御方法について説明する。

【0013】

本発明では、試料表面をXY座標系で表し、試料台の連続移動方向をY座標方向としたとき、試料表面上の描画領域をX方向に所定の幅を持つ複数のストライプ領域に分割し、該ストライプ領域をさらにY方向に所定の幅を持つ複数の主フィールドに分割し、各主フィールドを複数の電子ビームによって描画する場合に、各主フィールドのY方向の幅を、描画すべきLSIパターンのY方向繰り返しピッチの整数分の1に設定する。このようにすれば、各LSIチップにおける主フィールドのY方向位置が常に同じ位置になるので、各電子ビームはLSIチップの同じ部分領域（描画単位領域＝チップストライプ領域）を繰り返して描画することが出来る。これにより、本発明の特徴は完全に実現できる。

【0014】

各々の電子ビームがLSIチップの同一部分領域を描画する別の方法は、個々のLSIチップ毎に描画開始位置から固定寸法の主フィールドに分割して描画を行い、LSIチップの終端部においてその分割残余の領域を狭い主フィールド領域で描画する方法である。このようにしても、本発明は実施できる。ただし、この方法を用いると、想定しているマルチビーム描画方式では、主フィールドの描画時間は主フィールドのY方向の幅に依存せずに一定のため、Y方向の描画速度に変化が発生するので、Y方向繰り返しピッチの整数分の1に設定する方法に比べて描画精度を劣化させるという不利益がある。

【 0 0 1 5 】

さらに、本発明では、各ストライプのX方向幅も、LSIチップパターンのX方向繰り返しピッチの整数分の1に設定するようにする。このようにすれば、各LSIチップにおける主フィールドのX方向の位置も常に同じになるので、各電子ビームはX方向に配列したLSIチップの同じ部分領域も同一のデータで繰り返して描画することが出来る。すなわち、本発明の目的は、描画パターンに依存して主フィールドの幅を適切に設定する手段を持つことにより実現可能になる。

【 0 0 1 6 】

上記のように主フィールドの幅を任意に設定するためには、主フィールドを構成する副フィールドの全部または一部を描画不可にすることで実現可能である。つまり、主フィールドの幅からはみ出した副フィールド内の描画パターンデータを強制的に0に設定するか、主フィールドの幅からはみ出した領域にマスクをかける。

【 0 0 1 7 】

また、描画すべきLSIチップの寸法が小さい場合には、複数チップを一つのチップと見なして、本発明を適用することも出来る。小さいチップの場合には、主フィールド幅を小さくしたことによる影響が描画速度低下として現れる可能性があるが、複数チップを纏めて大きなチップ寸法として扱うことによって、速度低下の影響を最小限にすることが出来る。

【 0 0 1 8 】

本発明に従えば、描画すべきビットマップデータは常に同じ電子ビームで、し

かも同じ主偏向量、同じ副偏向量で描画される。したがって、予め主偏向や副偏向の偏向歪みを補正するようにビットマップデータを歪めて発生しておけば、歪みの無いパターンを描画することも可能になる。また、電子ビームを用いた描画の場合には、電子ビームの前方散乱や感光材の熱変形の影響を補正するためにビットマップデータを変形することがあるが、このようなビットマップ変形補正も予めデータ発生段階で実行しておくことが出来る。ビットマップデータを発生して記憶する速度は、それを読み出して描画する速度に比べて $1/10 \sim 1/100$ の速度で良いので、描画する毎にビットマップデータを補正する場合に比べて、 $1/10 \sim 1/100$ もの小型の回路で実現できる。

【 0 0 1 9 】

これまでの説明においては、簡単のためにウェハ上の全チップが同一パターンであることを想定したが、別パターンのチップであってもY方向チップ寸法が同じであれば、チップの種類の分だけ描画すべきビットマップデータを記憶することにより、本発明の効果は実現可能である。通常はウェハ上のY方向毎に同一パターンを纏めることで、本発明は容易に実現できる。

【 0 0 2 0 】

【発明の実施の形態】

本発明の実施の形態を、図面を用いて詳細に説明する。図2は複数のスポットビームを形成する電子線鏡体を示す。電子銃1から放出された電子流2は電子レンズ3によって平行な流れに修正され、アパーチャアレイ4によって複数の電子流5a, 5b, 5c, 5dに分割される。分割された複数の電子流はそれぞれ個別のブランキング偏向器6a, 6b, 6c, 6dを通り、電子レンズ7によって収束されブランキングアパーチャ8を通過する。さらに、電子レンズ9, 10, 11によって縮小され、試料台13上の半導体ウェハ12に複数のスポットビームとして投影される。主偏向器14と副偏向器15は電子ビームの軌道を偏向することで、半導体ウェハ12上の電子ビーム照射位置を偏向範囲内の任意の場所へと変化させることが出来る。

【 0 0 2 1 】

各電子ビームのウェハ上への照射時間はブランキング偏向器6a, 6b, 6c

、6 d とブランキングアパーチャ 8 によって制御される。たとえば、ブランキング偏向器 6 a に電圧を印加して電子ビーム 5 a を偏向すると、偏向された電子ビーム 5 a はブランキングアパーチャ 8 を通過することが出来ず、ウェハ上を露光することが出来ない。このような手段によって、複数のスポットビームを形成し、そのスポットビームをウェハ上の任意の位置に任意の時間だけ照射して、所望のパターンを描画することが出来る。

【 0 0 2 2 】

図 3 は副偏向器によって副フィールド内部を描画する方法を示す説明図である。前述の手段によって形成された 4 × 4 本のスポットビーム 2 2 a, 2 2 b, 2 2 c, … は、副偏向器 1 5 Xa, 1 5 Xb, 1 5 Ya, 1 5 Yb に電圧を加えることによって、ウェハ上を一斉にラスタ走査する。もし、各電子ビームが 4 μ m ピッチであれば、各ビームがそれぞれ 4 μ m 角の部分領域内を塗り潰すことができる。その時、それぞれの領域に対応するビットマップ形式のパターンデータを用いて各電子ビームのブランキング偏向器 6 を駆動すれば、全体として副フィールド 2 1 の全体を描画することが出来る。

【 0 0 2 3 】

図 4 は主偏向器 1 4 Xa, 1 4 Xb によって、副フィールド 2 4 a, 2 4 b, 2 4 c, … をステップアンドレピート方式で移動し、主フィールド 3 3 を描画する様子を示した説明図である。このような横長の主フィールドの描画を繰り返して行くと、試料は試料台によって連続的に下方に移動するため、ストライプ領域全体を描画することが可能になる。実際の描画にあたっては、試料台の移動に合わせて偏向位置をずらしながら電子線を照射する必要があるが、本発明の主旨と直接関連する部分ではないので詳細な説明は省略する。

【 0 0 2 4 】

図 5 は試料上の描画領域を描画する手順を改めて説明した図である。描画領域 31 は複数のストライプ領域 32a, 32b, … に分割される。ストライプ領域の描画は常に同一方向から描くことも出来るし、図のように交互に描くことも出来る。各ストライプは横長の主フィールド 33 の描画を 1 単位として、試料の移動方向に順次描画される。またその各主フィールド 33 は、副フィールドを単位として横方向

に順次描画される。さらに、各副フィールド34は、各電子ビーム35a, 35b…による微小な部分領域36の描画を並行して行うことで描画される。この微小な部分領域36を μ フィールドと呼ぶ。

【0025】

図6は、以上の方法によって複数のLSIチップ42からなる半導体ウェハ41を描画するときの状況を示した図である。図のようにLSIチップ42a, 42bを描画するときに、一つのストライプ43を固定の縦幅の主フィールド44で分割して描画すると、同一電子ビームが描画する μ フィールド45a, 45b, …, 45m, 45n, …は全て異なったパターンデータが必要となり、各電子ビームの制御回路は多数の μ フィールドのパターンデータを記憶する必要がある。

【0026】

図7は本発明による複数のLSIチップ42からなる半導体ウェハ41を描画するときの説明図である。本発明では主フィールドの縦幅をLSIチップの縦幅の整数分の1に設定している。このとき、チップの縦幅が描画単位領域となる。同一電子ビームが描画すべき μ フィールド45a' と45m'、45b' と45n' はそれぞれ全く同一データとなるので、複数チップを描画する場合でも単一LSIチップを描画するときと同じ、限られた数の μ フィールドデータを記憶するだけで良くなる。

【0027】

図8に主フィールドの縦幅を可変にする一例を示す。図示のように、主フィールドの縦幅からはみ出た副フィールド内の描画パターンデータを、強制的に0に設定することで実現できる。なお、パターンに0を設定する方法とは別に、はみ出た領域にマスクをかけて描画対象から除外するようにしてもよい。

【0028】

図9に、別の発明による方法を示す。各々の電子ビームがLSIチップの同一部分領域を描画するようにする場合、個々のLSIチップ42a, 42b毎に、描画開始位置から最大寸法の主フィールドで分割し、LSIチップの終端部においてその分割残余を狭い主フィールド領域として描画する。このようにしても、同一電子ビームが描画すべき μ フィールド85a' と85m'、85b' と85n' はそれぞれ全く同一データとなるので、図8の実施例と同様な効果が得られる。

【 0 0 2 9 】

ストライプの横幅に関しても同様である。図 1 0 は、固定のストライプ幅で横方向に配列された LSI チップを描画した場合の説明図である。図において、ストライプ境界 5 2、LSI チップ 5 3 である。この場合もまた、同一電子ビームが描画する μ フィールド 51a、51b、51m、51n は全て異なった描画データを必要としており、各電子ビームの制御回路は多数の μ フィールドのパターンデータを記憶する必要がある。

【 0 0 3 0 】

図 1 1 に本発明による説明図を示す。ストライプの横幅を LSI チップの横幅の整数分の 1 に設定すれば、同一電子ビームが描画すべき μ フィールド 51a' と 51m'、51b' と 51n' は全く同一データとなる。したがって、横方向に配列された LSI チップを描画する場合でも、単一 LSI チップを描画するときと同じ限られた数の μ フィールドデータを記憶するだけで良いことになる。

【 0 0 3 1 】

図 1 2 に主フィールドの横幅を可変にする実施例を示す。主フィールドの横幅からはみ出た副フィールドを描画対象から除去し、さらに一部分が主フィールド内に入る副フィールドに関しては、はみ出た領域内部の描画パターンデータを強制的に 0 に設定する。

【 0 0 3 2 】

ここで、主フィールドの縦幅はたかだか副フィールド 1 個分しかないので、一つの副フィールドが丸々はみ出ることはない。しかし、横幅は複数（4～10 個）副フィールドの幅を持っているので、副フィールドが丸々はみ出ることがあり、その場合当該副フィールドを描画対象から除去し、描画動作をしないようにする。副フィールドが描画対象から除去されたときは、その分だけ描画時間を高速化することが出来る。ストライプの幅が半導体ウェハ全面でほぼ均等であれば、全面に渡って等速の連続移動描画が可能になり、描画精度が向上できる。

【 0 0 3 3 】

図 1 は、本発明を実施する電子線描画装置の全体構成図である。図の右側に電子線鏡体 61 があり、その左側にデータ処理装置がある。圧縮された描画データは

制御用計算機62のファイル装置70から予め読み取られ、バッファメモリ63に格納されている。

【 0 0 3 4 】

描画処理は、試料面を主フィールド幅の細いストライプ領域に分割し、分割されたストライプ単位に実行される。ストライプデータは必要に応じてバッファメモリ63から読み出され、データ発生回路64でビットマップデータに展開される。展開されたデータは次に歪み補正回路77によって電子ビーム偏向器の偏向歪みを補正するように変形され、分配回路65によって電子ビーム毎の記憶回路66a, 66b …に記憶される。この時、分配回路65は転送データに”0”データを追加し、主フィールドの寸法によって記憶回路の副フィールドデータ領域に生じた隙間領域に”0”のデータを書き込むようにする。

【 0 0 3 5 】

描画時には、記憶されたビットマップデータは、露光制御回路67a, 67b, …によって並列に読み出され、その濃淡値に応じた電子ビームON信号がブランキング偏向板群6に与えられる。このようにすれば、副フィールドの寸法が固定であっても任意寸法の主フィールド指定が可能になる。

【 0 0 3 6 】

試料台制御回路69は試料12を乗せた試料台12を移動させる。測長計73は試料台の位置を常時高精度に計測するレーザ測長計である。また、同期制御回路71は描画のデータと電子ビーム偏向を同期化させるための信号を発生する。偏向制御回路68は同期信号発生回路71の同期信号に合わせて主偏向器、副偏向器の偏向信号を発生する。露光制御回路72は、主フィールドの幅を可変にする際の別の実施手段に関する回路であり、前述の様に記憶回路66a, 66b, …の隙間領域に”0”を追加する代わりに、各電子ビームが隙間領域を描画するタイミングで、電子ビームON信号が出ないように抑制する信号を発生する。

【 0 0 3 7 】

ストライプ描画時の動作を説明すると次のようになる。制御用計算機62は試料台制御回路69と同期制御回路71に起動信号を発生し、試料台13は所定のストライプ位置を所定の速度で等速移動を開始する。同期制御回路71はレーザ測長計73の

信号を監視し、所定の位置に到達したときに偏向制御回路68、及び全てのデータ処理回路に描画のための同期信号を提供する。

【 0 0 3 8 】

まず、バッファメモリ63から所定の描画データが読み出され、データ発生回路64にてビットマップデータへと展開され、分配回路65によって個々の電子ビーム用の記憶回路66a, 66b, 66c, 66dにビットマップデータが分配され記憶される。記憶されたビットマップデータは、描画時には露光制御部67a, 67b, 67c, 67dに読み出され、対応する電子ビームのブランキング偏向器6を制御する。偏向制御回路68は予め制御用計算機62から設定された描画位置と測長計の出力である時々刻々の試料台位置を基に主偏向量と副偏向量を決定し、主偏向器14と副偏向器15をそれぞれ制御する。

【 0 0 3 9 】

露光領域制御回路72は主フィールドを狭く設定したときに、はみ出た部分の電子ビーム露光をマスクし、誤った露光が行われないようにする。本発明の実施にあたっては、前述のように予め記憶回路66a, 66b, …に記憶されたビットマップデータを0に設定するようにしてもよいし、このように露光しない領域をマスクするようにしても良い。

【 0 0 4 0 】

記憶回路66a, 66b, 66c, 66dからビットマップデータを読み出して露光する動作はチップごとに繰り返して行われる。一つのストライプ上の全チップの露光が終了する間に、次のストライプのビットマップデータが発生され、記憶回路66a, 66b, 66c, 66dに記憶される。このようにすることにより、データ発生回路の処理速度は露光制御回路の露光速度よりも小さくすることが出来、回路規模の縮小が実現できる。

【 0 0 4 1 】

図 1 3 は描画手順をフローチャートの形で表現したものである。(a)は描画時に必要なデータをストライプ単位で準備する手順であり、(b)はそのデータを使ってストライプ単位の描画を行う手順である。実際には、(b)の手順によってストライプの描画を実行している最中に、(a)の手順によって次のストライプのデ

ータを準備するようにする。このようにすると、描画時間よりもデータ準備時間の方が短ければ、間断無く描画が実行できることになる。次に、(a)と(b)の手順について詳しく説明する。

【 0 0 4 2 】

描画データ準備手順においては、まずウェハ上のチップ寸法と配置情報が入力される (s 1 0 1)。次に、その入力データに基づいて、第 1 の描画ストライプが決定され (s 1 0 2)、その内部の主フィールド位置と寸法、及び描画時の試料台速度が計算される (s 1 0 3)。ストライプの位置情報と計算結果は描画時に使用できるように制御用計算機 6 2 の主記憶回路内に保存される。

【 0 0 4 3 】

主フィールド位置寸法が決まったら、次に描画ストライプの描画データをバッファメモリから読み出しながらビットマップデータを発生する (s 1 0 4)。この時、ビットマップデータに " 0 " データを挿入して主フィールドの実効寸法を補正する (s 1 0 6)。最後に補正されたビットマップデータを各電子ビームの記憶回路に記憶する (s 1 0 7)。これで 1 つの描画ストライプに関するデータ準備処理は終了である。このデータ準備処理をストライプ描画の進捗を監視しながら全てのストライプに関して実行する。

【 0 0 4 4 】

ストライプ描画においては、主記憶に記憶されていた描画ストライプの位置、描画速度をもとに試料台の移動を開始する (s 2 0 1)。次に試料台の位置が描画チップの先頭位置に来たかどうかを監視し (s 2 0 2)、先頭位置に来たら、各主フィールドの位置寸法情報とビットマップデータを基に、チップ内の主フィールドの描画を繰り返す (s 2 0 3)。チップ内の主フィールドの描画が完了したら (s 2 0 4)、次のチップの描画を繰り返し (s 2 0 5)、ストライプ内の全てのチップの描画を完了する。

【 0 0 4 5 】

上記のようにストライプ描画が行われている間に、一方で制御用計算機 6 2 はステップ 1 0 1 から 1 0 7 を実行し、記憶回路 6 6 の二面バッファの他方のバッファへビットマップデータを転送する。このように、L S I チップの Y 方向を主

フィールド幅にしたがって順次に描画するとともに、1つのY方向領域内ではビーム毎に同一のパターンデータを用いて繰り返し描画される。

【0046】

図14は記憶回路の詳細な構成図である。記憶回路66（ここでは66a）はLSIチップのストライプ領域のデータを2ストライプ分保持する二面バッファ75a、75bで構成されている。分配回路74と選択回路76によって、一方のストライプデータを繰り返し読み出して描画している最中に、次のストライプのデータを入力して記憶するようにする。

【0047】

このようにすれば、同じデータが10～数100回繰り返し読み出される間に次のストライプデータを書き込めば良いので、実時間のデータ発生に比較して大幅な低速化が図れ、データ発生回路の大幅なコスト削減が可能になる。また、各LSIチップ上の同一点は必ず同一の電子ビームが露光することになるので、記憶すべきビットマップデータは多重に持つ必要が無く、全体として記憶容量を最小にすることが出来る。

【0048】

図15は記憶回路の別の実施例による構成図である。記憶回路66a, 66b, …の容量と読み出し速度に余裕がある場合には、図示のように電子ビームをグループに分け、グループ毎に一つの記憶回路66m, 66nを持たせる。各ビームの露光制御部67m, 67n, …, 67tは所属するグループの記憶回路からデータを読み取るようにする。最近の半導体メモリ素子の記憶容量は飛躍的に大きくなっているので、このような構成にすれば記憶装置全体の回路規模は更に小さくなる。

【0049】

【発明の効果】

本発明によれば、各電子ビームの露光制御回路は1回準備したパターンデータを10～数100回繰り返し描画に使用することが出来る。したがって、次のパターンデータを準備するまでの時間が長くて良く、パターンデータ準備のための超高速パターン展開部の回路規模を10～数100分の1に小型化することが出来る。もともとマルチビーム型電子線描画装置の超高速パターン展開部の回路規模は非常

に大きいので、本発明によるコスト低減は極めて大きな効果がある。

【 0 0 5 0 】

本発明によれば、各電子ビームの露光制御回路はパターンデータを重複して記憶しておく必要がない。したがって、同時に記憶すべきパターンデータも、全体で描画中のストライプと次の描画ストライプのパターンデータのみでよく、記憶容量を1/10程度に縮小することが出来る。LSI回路パターンパターンデータの量は極めて大きいので、本発明によるコスト低減は極めて大きな効果がある。

【 0 0 5 1 】

本発明によれば、描画パターンデータへの各種補正もパターンデータ準備段階で実施しておくことが出来る。パターンデータを発生して記憶する速度は、それを読み出して描画する速度に比べて1/10～1/100の速度で良いので、描画する毎にパターンデータを補正する方法に比べて、1/10～1/100もの小型の回路で実現でき、コスト低減の上で大きな効果がある。

【図面の簡単な説明】

【図 1】

本発明の一実施例によるマルチビーム電子線描画装置の構成図。

【図 2】

マルチビーム電子線描画の方法を示す説明図。

【図 3】

マルチビームによって副フィールドを描画する方法を示す説明図。

【図 4】

副フィールド描画を繰り返して主フィールドを描画する方法を示す説明図。

【図 5】

描画領域の全面を描画する方法を示す説明図。

【図 6】

主フィールドの縦幅を予め固定し、チップ縦幅との関係が割り切れない場合を示す説明図。

【図 7】

本発明によって主フィールドの縦幅をチップ縦幅の整数分の1に設定した場合

の説明図。

【図 8】

任意設定の主フィールドの縦幅をはみ出た副フィールド領域を無効化する説明図。

【図 9】

本発明の別の方法で、チップ縦幅を固定の主フィールドの縦幅で割り切れなかった残余の主フィールドにパターンを持たせる説明図。

【図 1 0】

主フィールドの横幅を予め固定し、チップ横幅との関係が割り切れない場合を示す説明図。

【図 1 1】

本発明によって主フィールドの横幅をチップ横幅の整数分の 1 に設定した場合の説明図。

【図 1 2】

任意設定の主フィールドの横幅をはみ出た副フィールド領域を無効化する説明図。

【図 1 3】

一実施例によるマルチビーム型電子線描画方法の手順を示すフローチャート。

【図 1 4】

二面バッファを用いる記憶回路の構成図。

【図 1 5】

データ発生回路から露光制御回路までの別の実施例を示す構成図。

【符号の説明】

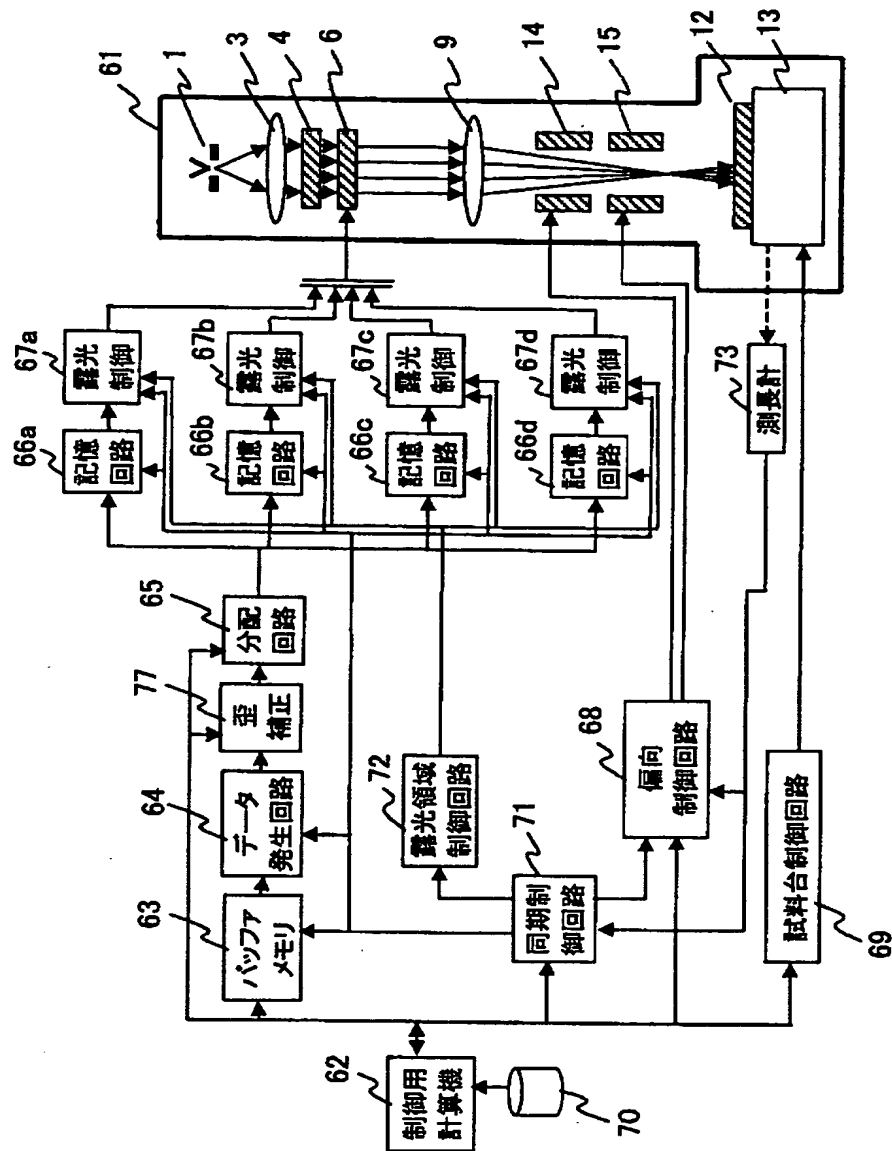
1 … 電子銃、 2 … 電子の流れ、 3 … 電子レンズ、 4 … アパーチャアレイ、 5a, 5b, 5c, 5d … 電子流、 6a, 6b, 6c, 6d … ブランキング偏向板、 7 … 電子レンズ、 8 … ブランキングアパーチャ、 9, 10, 11 … 電子レンズ、 1 2 … 試料、 1 3 … 試料台、 1 4 … 主偏向版、 1 5 … 副偏向板、 15Xa, 15Xb … X 方向副偏向板、 15Ya, 15Yb … Y 方向偏向板、 2 1 … 副フィールド、 22a, 22b, 22c, 22d … 電子ビーム、 14Xa, 14Xb … X 方向主偏向板、 2 3 … ストライプ領域、 24a, 24b, 24c, 24h … 副フ

フィールド、33…主フィールド、31…描画領域、32a, 32b…ストライプ領域、
 34…副フィールド、35a, 35b, 35c, 35d…電子ビーム、36… μ フィールド、
 41…半導体ウェハ、42…LSIチップ、43…ストライプ領域、42a, 42b…LSI
 チップ、44…主フィールド、45a, 45b, 45m, 45n… μ フィールド、45a' , 45b'
 ' , 45m' , 45n' … μ フィールド、45… μ フィールド、52…ストライプ境界
 、53…LSIチップ、51a, 51b, 51m, 51n… μ フィールド、51a' , 51b' , 51m'
 , 51n' … μ フィールド、61…電子線鏡体、62…制御用計算機、63…バッ
 ファメモリ、64…データ発生回路、65…分配回路、66a, 66b, 66c, 66d, 66
 m, 66n…記憶回路、67a, 67b, 67c, 67d, 67m, 67n, 67t…露光制御回路、68
 …偏向制御回路、69…試料台制御回路、70…ファイル装置、71…同期制御
 回路、72…露光制御回路、73…レーザ測長計、74…分配回路、75a, 75b…
 バッファメモリ、76…選択回路。

【書類名】 図面

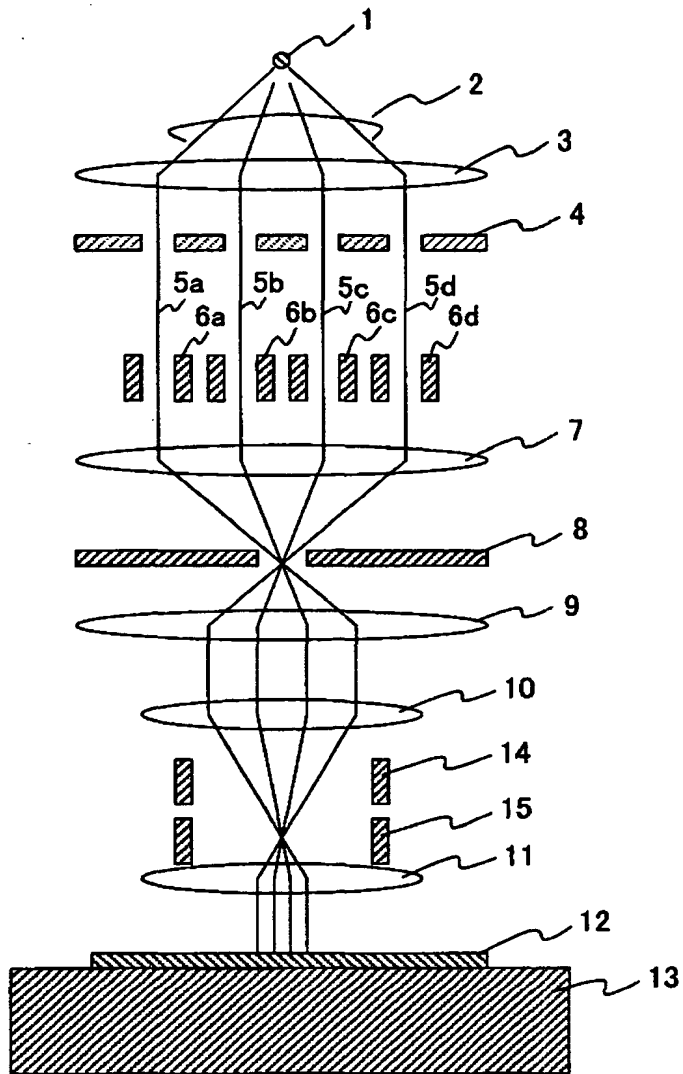
【図 1】

図 1



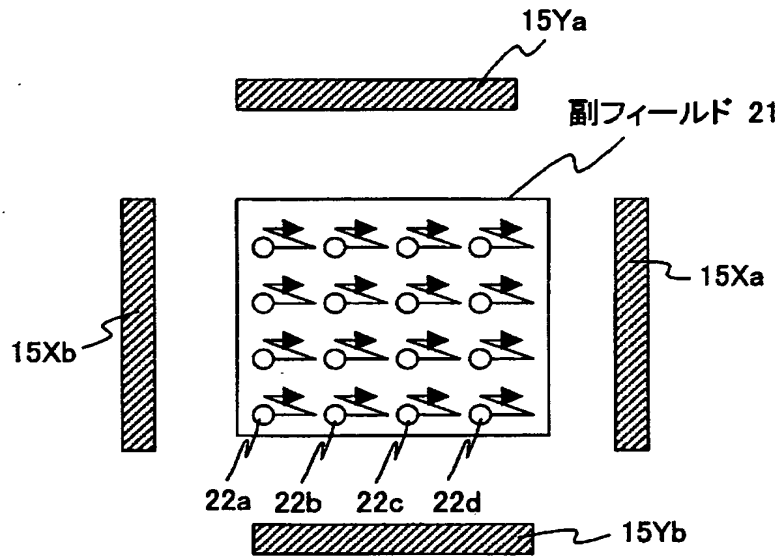
【図 2】

図 2



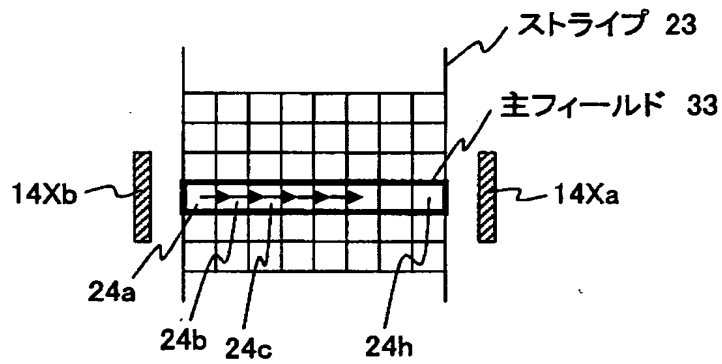
【図 3】

図 3



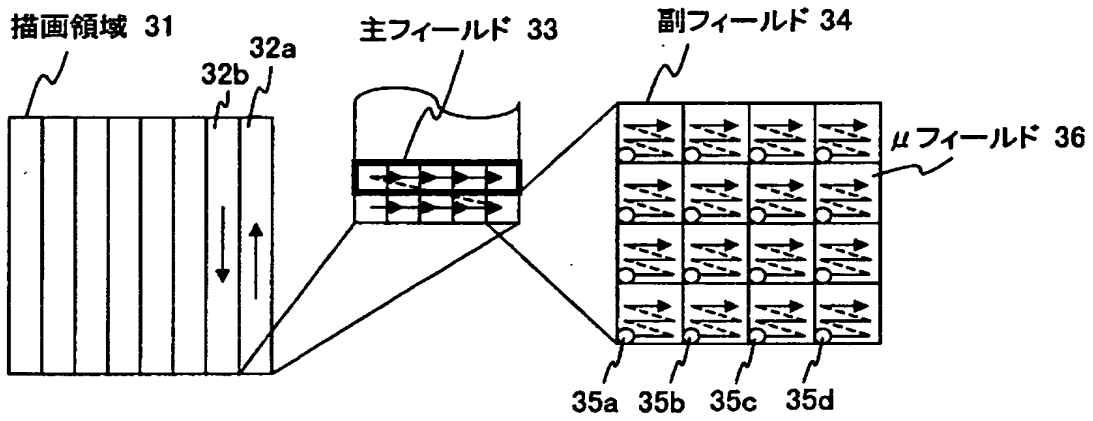
【図 4】

図 4



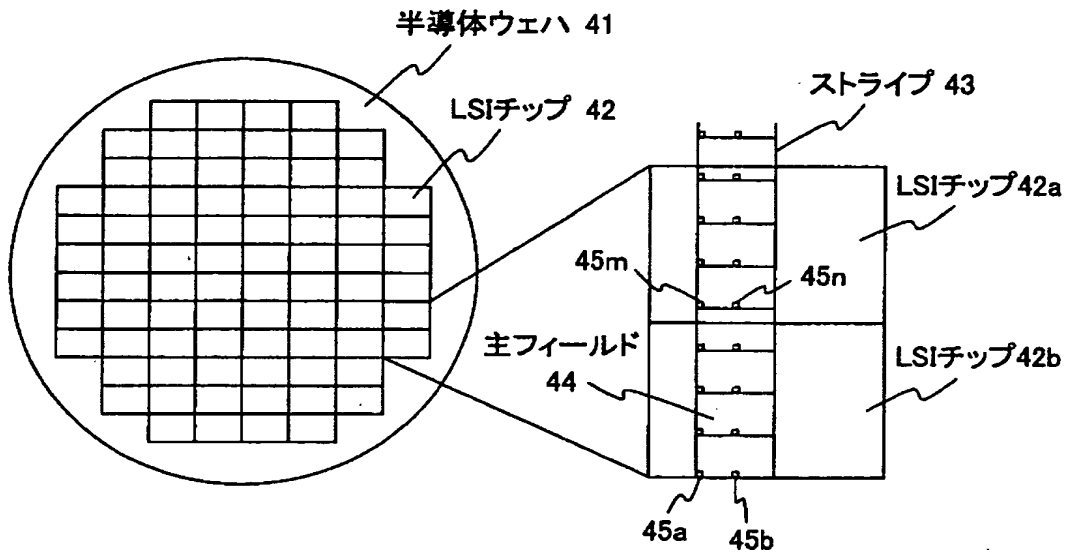
【図 5】

図 5



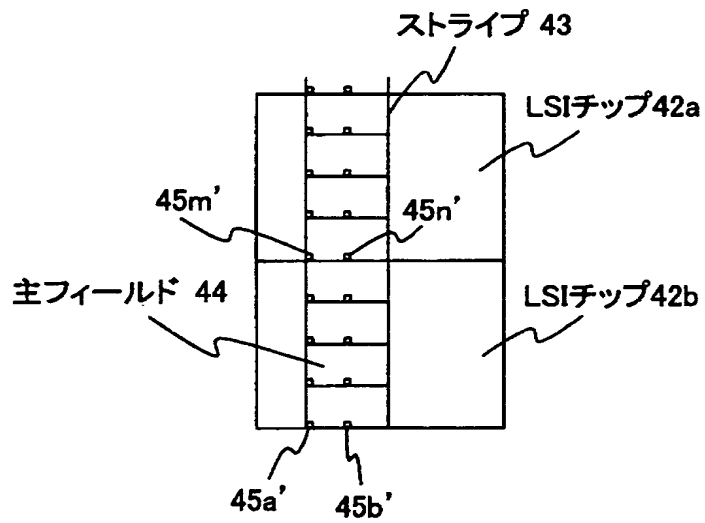
【図 6】

図 6



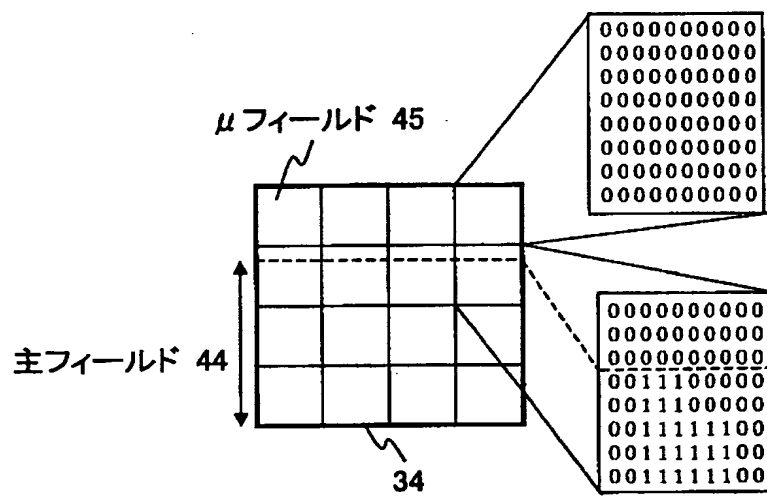
【図 7】

図 7



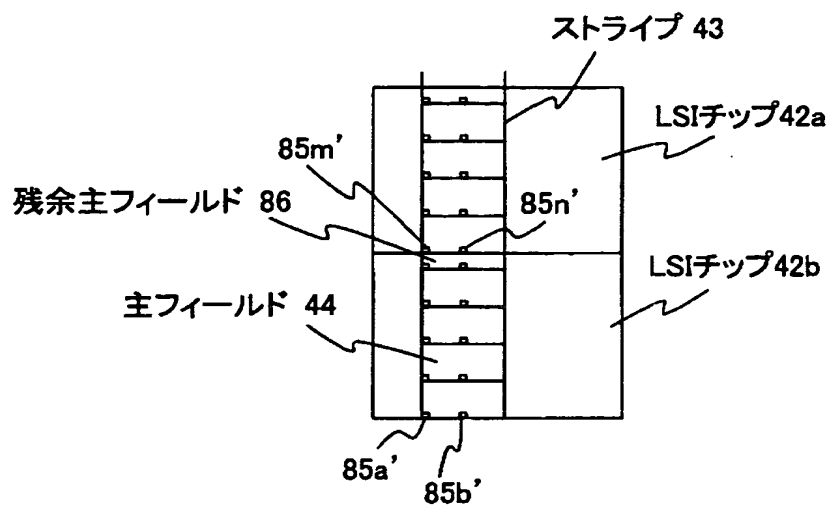
【図 8】

図 8



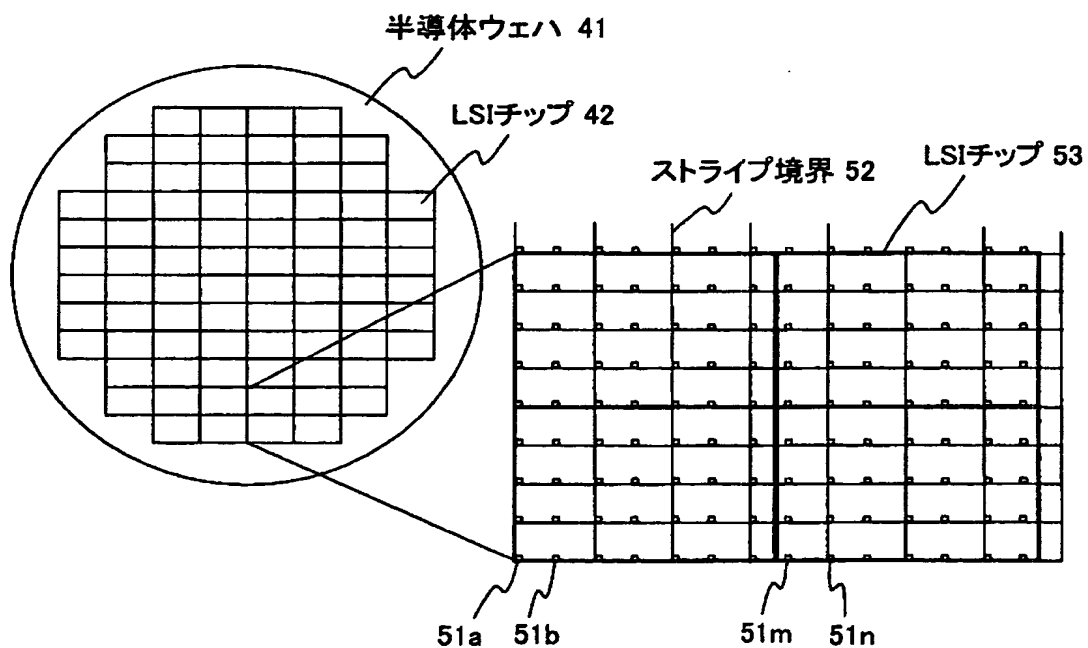
【図 9】

図 9



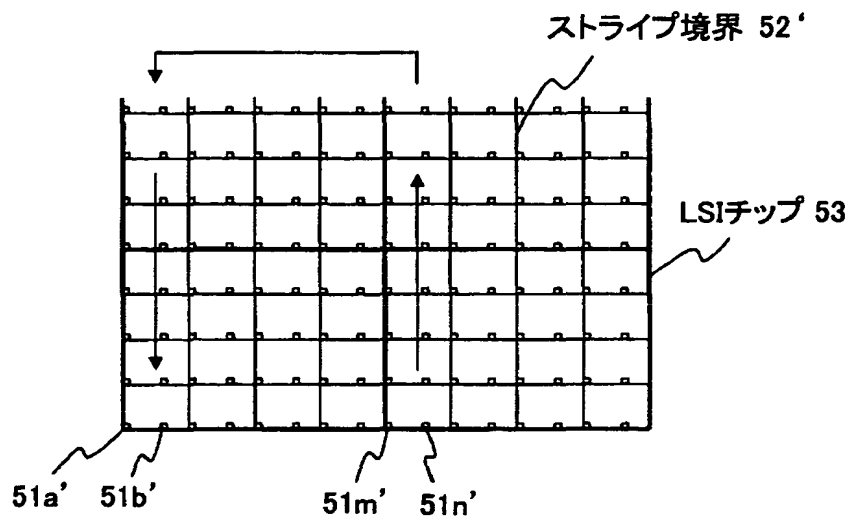
【図 10】

図 10



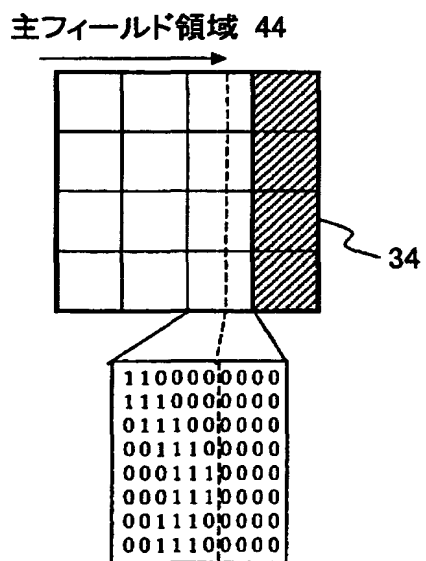
【図 1 1】

図 1 1



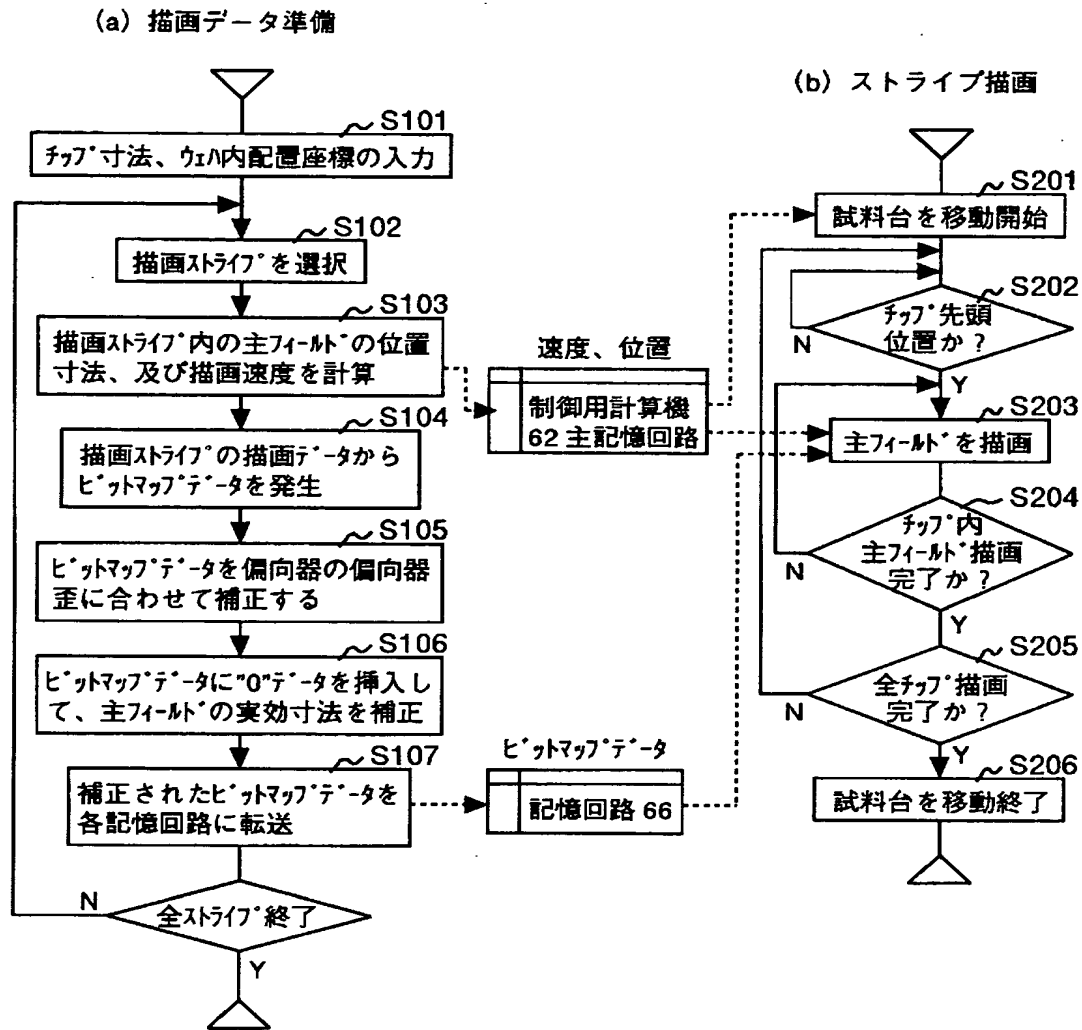
【図 1 2】

図 1 2



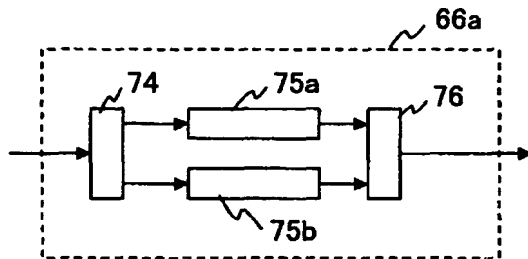
【図 13】

図 13



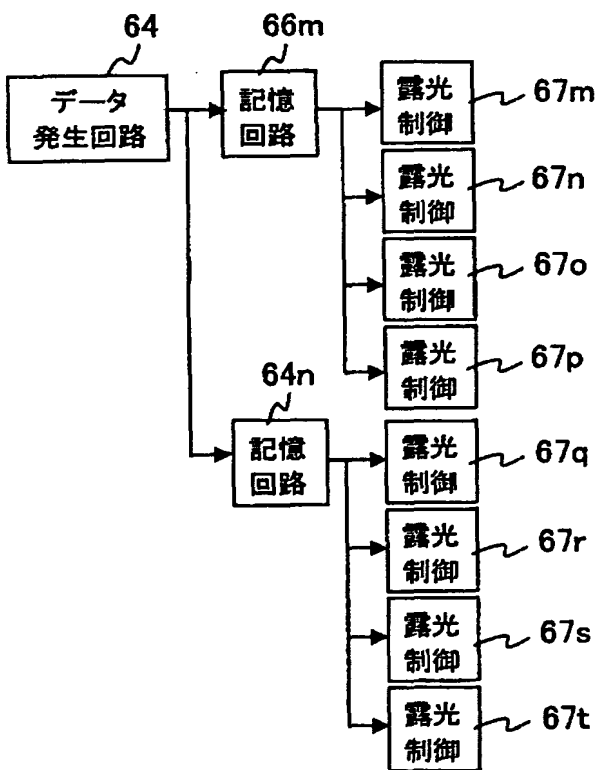
【図 1 4】

図 1 4



【図 1 5】

図 1 5



【書類名】 要約書

【要約】

【課題】マルチビーム型電子線描画では、描画データを発生する超高速回路が大規模となり、コスト面で大きな問題がある。

【解決手段】制御用計算機 6 2 は描画の単位領域である主フィールドの寸法を、描画対象LSIの配列ピッチの整数分の 1 に設定し、データ発生回路 6 4 から電子ビーム対応に記憶される描画データはストライプ単位に 1 チップのデータのみとし、このデータを繰り返し読み出してストライプを描画する。さらに、各々の電子ビーム毎に二面バッファで描画データを記憶する記憶回路 6 6 を設け、一方のバッファのデータで繰り返しLSIを描画している間に、他方のバッファに次の描画ストライプのデータを準備する。描画データ発生回路の要求速度を大幅に低速化できる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 1 0 8]

1. 変更年月日 1 9 9 0 年 8 月 3 1 日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地

氏 名 株式会社日立製作所

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 1 0 0 7]

1. 変更年月日 1 9 9 0 年 8 月 3 0 日
[変更理由] 新規登録
住 所 東京都大田区下丸子3丁目30番2号
氏 名 キヤノン株式会社

出 願 人 履 歴 情 報

識別番号 [390005175]

1. 変更年月日 1990年10月15日

[変更理由] 新規登録

住 所 東京都練馬区旭町1丁目32番1号

氏 名 株式会社アドバンテスト